

Dee

H-1119

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicants: N. HAYASHI, et al

Serial No.: 10/690,606

Filing Date: October 23, 2003



For: SEMICONDUCTOR INTEGRATED CIRCUIT DEVICE AND WIRELESS COMMUNICATION SYSTEM

LETTER CLAIMING RIGHT OF PRIORITY

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

March 2, 2006

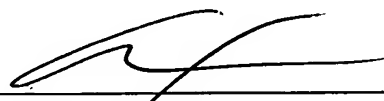
Sir:

Under the provisions of 35 USC 119 and 37 CFR 1.55, applicants hereby claim the right of priority based on:

**Japanese Application No. 2002-338250
Filed: November 21, 2002**

A Certified copy of said application document is attached hereto.

Respectfully submitted,



Carl I. Brundidge
Registration No. 29,621
MATTINGLY, STANGER, MALUR & BRUNDIDGE, P.C.

CIB/jdc
Enclosures
703/684-1120

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出 願 年 月 日 2 0 0 2 年 1 1 月 2 1 日
Date of Application:

出 願 番 号 特 願 2 0 0 2 - 3 3 8 2 5 0
Application Number:
ST. 10/C] : [J P 2 0 0 2 - 3 3 8 2 5 0]

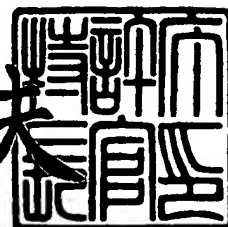
願 人 株式会社ルネサステクノロジ
Applicant(s):

CERTIFIED COPY OF
PRIORITY DOCUMENT

2 0 0 3 年 1 0 月 2 1 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



BEST AVAILABLE COPY

【書類名】 特許願

【整理番号】 H02016951

【あて先】 特許庁長官殿

【国際特許分類】 H03G 1/04
H04B 1/04

【発明者】

【住所又は居所】 東京都小平市上水本町五丁目 2 0 番 1 号 株式会社日立
製作所 半導体グループ内

【氏名】 林 範雄

【発明者】

【住所又は居所】 東京都小平市上水本町五丁目 2 0 番 1 号 株式会社日立
製作所 半導体グループ内

【氏名】 新保 二郎

【特許出願人】

【識別番号】 000005108

【氏名又は名称】 株式会社 日立製作所

【代理人】

【識別番号】 100085811

【弁理士】

【氏名又は名称】 大日方 富雄

【電話番号】 03-3269-1430

【手数料の表示】

【予納台帳番号】 027177

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 通信用半導体集積回路および無線通信システム

【特許請求の範囲】

【請求項 1】 受信信号を復調する復調回路と、受信信号と合成される信号もしくはその元になる発振信号を生成する第 1 の発振回路と、送信信号を変調する変調回路と、送信信号と合成される信号もしくはその元になる発振信号を生成する第 2 の発振回路と、前記第 1 の発振回路と第 2 の発振回路により生成される発振信号の周波数を決定する基準周波数信号を生成する基準発振回路と、前記基準発振回路に対応して設けられた第 1 の外部端子および第 2 の外部端子とを備えた通信用半導体集積回路であって、

前記基準発振回路は、前記第 1 の外部端子に制御端子が接続されたトランジスタと、前記第 1 の外部端子と前記第 2 の外部端子との間に接続された容量素子と、前記第 2 の外部端子と電源電圧端子との間に接続された抵抗素子とを備え、前記トランジスタの出力の一部が該トランジスタの制御端子へ帰還されることにより発振可能にされ、前記第 1 の外部端子に振動子が接続されるか発振信号を出力する発振用電子部品が接続されるかに応じて、前記第 2 の外部端子が定電位に固定もしくは開放状態にされるように構成されていることを特徴とする通信用半導体集積回路。

【請求項 2】 前記基準発振回路は、前記トランジスタの出力の一部が前記容量素子を介して該トランジスタの制御端子へ帰還されるように構成されていることを特徴とする請求項 1 に記載の通信用半導体集積回路。

【請求項 3】 前記容量素子は前記第 1 の外部端子と前記第 2 の外部端子との間に直列形態に接続された第 1 の容量素子と第 2 の容量素子とからなり、前記トランジスタのエミッタ端子もしくはソース端子が前記第 1 の容量素子と第 2 の容量素子との接続ノードに接続され、前記トランジスタのエミッタ電圧もしくはソース電圧が前記第 1 の容量素子を介して該トランジスタの制御端子に帰還されるように構成されていることを特徴とする請求項 1 に記載の通信用半導体集積回路。

【請求項 4】 前記トランジスタに電流を流すバイアス回路を備えているこ

とを特徴とする請求項 1 ～ 3 のいずれかに記載の通信用半導体集積回路。

【請求項 5】 前記バイアス回路は、前記トランジスタの制御端子に印加される電圧が制御端子に印加された第 2 のトランジスタと、該第 2 のトランジスタと直列に接続された複数の抵抗素子と、前記トランジスタと直列に接続された第 3 のトランジスタとからなり、前記複数の抵抗素子で分圧された電圧が前記第 3 のトランジスタの制御端子に印加されて前記トランジスタに流す電流を決定することを特徴とする請求項 1 ～ 4 のいずれかに記載の通信用半導体集積回路。

【請求項 6】 請求項 1 ～ 5 のいずれかに記載の通信用半導体集積回路と、前記通信用半導体集積回路により復調された受信信号を処理するとともに送信情報に基づいてベースバンド信号を生成し前記通信用半導体集積回路に供給する第 2 の半導体集積回路とを備えた無線通信システムであって、

前記第 1 の外部端子には振動子が接続され、前記第 2 の外部端子は定電位に固定されていることを特徴とする無線通信システム。

【請求項 7】 前記第 1 の外部端子に外部の定電位端子との間に前記振動子と直列に可変容量素子が接続され、前記第 2 の半導体集積回路から出力される周波数制御電圧が前記振動子と前記可変容量素子との接続ノードに印加されていることを特徴とする請求項 6 に記載の無線通信システム。

【請求項 8】 請求項 1 ～ 5 のいずれかに記載の通信用半導体集積回路と、前記通信用半導体集積回路により復調された受信信号を処理するとともに送信情報に基づいてベースバンド信号を生成し前記通信用半導体集積回路に供給する第 2 の半導体集積回路とを備えた無線通信システムであって、

前記第 1 の外部端子には発振用電子部品が接続され、前記第 2 の外部端子は電位がフローティングの状態にされていることを特徴とする無線通信システム。

【請求項 9】 前記発振用電子部品は制御端子を備え、該制御端子に入力される信号に応じて発振周波数が変化可能に構成され、前記第 2 の半導体集積回路から出力される周波数制御信号が前記発振用電子部品の制御端子に入力されていることを特徴とする請求項 8 に記載の無線通信システム。

【請求項 10】 前記発振回路から前記第 2 の半導体集積回路へ該第 2 の半導体集積回路で内部回路の動作クロック信号として用いられる信号が供給される

ように構成されていることを特徴とする請求項 6 ～ 9 のいずれかに記載の無線通信システム。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、水晶振動子のような振動子もしくは発振モジュールのような発振用電子部品などの外付け部品を用いた発振回路に適用して有効な技術に関し、例えば携帯電話機などの無線通信装置において受信信号を復調したり送信信号を変調したりする高周波用半導体集積回路の基準周波数信号を生成する発振回路に利用して有効な技術に関する。

【 0 0 0 2 】

【従来の技術】

送信信号の変調や受信信号の復調を行なう高周波用半導体集積回路（以下、高周波 I C と称する）においては、受信信号や送信信号と合成される所定の周波数の発振信号を発生する V C O （電圧制御発振器）を有する P L L 回路（フェーズ・ロックド・ループ）が用いられている。周知のように P L L 回路は、V C O の発振出力と基準となる所定の周波数の信号とを周波数比較器（位相比較器とも呼ばれる）で比較して 2 つの信号の位相周波数を一致させるように V C O をフィードバック制御する回路である。

【 0 0 0 3 】

ところで、携帯電話機に使用される V C O の発振周波数には比較的高い精度が要求されるため、基準発振回路として L C 発振器やリングオシレータのようなオンチップ可能な回路を使用することが困難であり、一般には水晶振動子のような振動子もしくは発振モジュールのような発振用電子部品など外付け部品を用いた発振回路が使用されている。

【 0 0 0 4 】

【発明が解決しようとする課題】

従来の高周波 I C は、基準発振回路の外付け部品として振動子を用いるか発振モジュールを用いるかは固定されていて、ユーザーがいずれを使用するか選択す

ることができないものが多く、システムを構成する上での自由度が低いという不具合があった。以下、その理由を説明する。

【0005】

図7は従来の水晶振動子を使用した一般的なコルピッツ型発振回路の回路例を示す。図において、XTALは水晶振動子、C1, C2, C3は容量素子、Q1はバイポーラ・トランジスタ、R1は抵抗素子、BiasはQ1にバイアス電流を流すバイアス回路であり、水晶振動子XTAL以外は半導体チップ上に形成することが可能である。容量素子C3も半導体チップ上に形成することが可能であるが、外部端子数が1つ余分に必要になるため、一般には外付け部品とされる。

【0006】

図7の発振回路において、外部端子P1に容量素子C0を介して発振モジュールMDLを接続して発振振号を入力する図8のような回路形式も考えられるが、発振モジュールにとっては容量素子C1, C2は余分な負荷となる素子であり、発振モジュールの出力パワーが小さい場合にはバイポーラ・トランジスタQ1を駆動して発振振号を内部回路に供給することができない。

【0007】

水晶振動子を使用した図7のようなコルピッツ型発振回路では、容量素子C1, C2として数10pF以上が必要である。ところが、現在市場に提供されている発振モジュールは負荷容量として10～15pF以下であることを規定している。そのため、市販されている発振モジュールを利用して図8のような発振回路を構成することは困難である。

【0008】

そこで、図7の発振回路の容量素子C1, C2を外付け素子とするように構成した図9のような回路も考えられる。しかしながら、容量素子C1, C2を外付け素子とすると、外部端子数が増加するとともに外付け部品の数が増えてシステムの小型化を困難にするという課題が生じる。

【0009】

一方、水晶振動子XTALを結合する外部端子P1の他に発振モジュールMDLを結合する別個の端子P2を設ける図10のような発振回路も考えられる。しか

し、この回路にあっては、発振回路の後段に 2 つの発振振号のいずれかを選択して内部回路へ伝達するための切替えスイッチもしくは信号合成回路が必要になる。ここで、切替えスイッチを使用した場合にはそのスイッチを制御する信号を入力するための外部端子 P 3 がさらに必要になる。一方、発振回路の後段に信号合成回路を設けた場合には回路規模が大きくなってチップ面積の増加につながったり、信号が減衰したりするおそれが生じる。

【 0 0 1 0 】

この発明の目的は、外付け部品点数や外部端子数を増加させることなく基準発振回路の外付け部品として振動子を用いるか発振モジュールを用いるかをユーザーが自由に選択することができる発振回路を内蔵した通信用半導体集積回路およびこれを用いた無線通信システムを提供することにある。

【 0 0 1 1 】

この発明の他の目的は、回路規模ひいてはチップ面積を増加させることなく基準発振回路の外付け部品として振動子を用いるか発振モジュールを用いるかをユーザーが自由に選択することができる発振回路を内蔵した通信用半導体集積回路およびこれを用いた無線通信システムを提供することにある。

【 0 0 1 2 】

この発明の前記ならびにそのほかの目的と新規な特徴については、本明細書の記述および添附図面から明らかになるであろう。

【 0 0 1 3 】

【課題を解決するための手段】

本願において開示される発明のうち代表的なものの概要を説明すれば、下記のとおりである。

【 0 0 1 4 】

すなわち、発振回路に対応して 2 つの外部端子を設け、一方の外部端子には発振回路を構成するトランジスタの制御端子を接続し該トランジスタの出力の一部を制御端子に帰還させるような経路を設けて発振可能な構成となし、他方の外部端子は高抵抗値の抵抗素子を介して電源電圧端子に接続し、前記 2 つの外部端子間には容量素子を接続して、前記一方の外部端子に振動子が接続されるか発振用

電子部品が接続されるかに応じて、前記他方の外部端子が定電位に固定もしくは開放状態にされるように構成したものである。

【0015】

上記した手段によれば、一方の外部端子に発振モジュールを接続するときは他方の外部端子をオープン状態にすることにより2つの外部端子間の容量素子を外部から見えないようにして発振モジュールからの発振信号を低損失で内部回路へ供給することができる。

【0016】

また、一方の外部端子に振動子を接続するときは他方の外部端子にチップ外部から接地電位を与えることにより、一方の外部端子に接続されたトランジスタに電流が流されて該トランジスタのエミッタ電圧もしくはソース電圧が容量素子を介してベース端子もしくはゲート端子に帰還されて発振動作し、外付けの振動子との共振作用により該振動子の固有振動数に応じた周波数の発振信号を生成するコルピッツ型発振回路として動作して内部回路へ発振振号を供給することができる。

【0017】

【発明の実施の形態】

次に、本発明の実施例について図面を用いて説明する。

【0018】

図1は、水晶振動子または発振モジュールのいずれも接続可能な本発明に係る発振回路の第1の実施例を示す。

【0019】

本実施例の発振回路は、外部端子P1にベース端子が接続されたバイポーラ・トランジスタQ1と、該トランジスタQ1のエミッタ端子と外部端子P2との間に接続された抵抗R1と、トランジスタQ1のコレクタ端子と電源電圧端子Vccとの間に接続されQ1にバイアス電流を流すトランジスタQ2と、電源電圧端子Vccと前記外部端子P2との間に直列に接続された抵抗R3-R4-トランジスタQ3-抵抗R5からなり前記トランジスタQ2のベース端子にバイアス電位を与えるバイアス回路と、外部端子P1とP2との間に直列に接続された容量

C1, C2と、外部端子P2と電源電圧端子Vccとの間に接続された抵抗R2などから構成されている。

【0020】

そして、前記容量C1とC2の接続ノードとトランジスタQ1のエミッタ端子とが接続されている。また、抵抗R3とR4の接続ノードとトランジスタQ2のベース端子とが接続され、トランジスタQ3はそのベース端子とコレクタ端子とが結合されたダイオード接続とされ、Q3のベース端子はトランジスタQ1のベース端子と同様に外部端子P1に接続されている。抵抗R2は100kΩ程度の抵抗値を有するようにされる。

【0021】

この実施例の回路は、外部端子P1に水晶振動子XTALが接続され、外部端子P2に接地電位が印加されると、トランジスタQ1にバイアス電流が流されてトランジスタQ1のエミッタ電圧が容量素子C1を介してベース端子に帰還されて発振動作して、外付けの水晶振動子XTALとの共振作用により該振動子の固有振動数に応じた周波数の発振信号を生成して内部回路へ供給するコルピッツ型発振回路として動作する。

【0022】

しかも、端子P1-P2間には容量素子C1、C2以外に発振利得を劣化させる余分な抵抗が接続されていないため、振幅の大きな発振信号が得られる。また、外部端子P2がチップ外部で接地されているので、回路の発振電流は外部端子P2からチップ外へ流れるため、チップの内部回路に対するノイズを減らせるという利点もある。

【0023】

一方、外部端子P1に発振モジュールが接続され、外部端子P2がオープン状態（いずれの電位にも接続されていないフローティング状態）にされると、抵抗R2が高抵抗であるため容量C1、C2の外部端子P1と反対側の端子は電位が不定の状態になり、外部端子P1に外部の発振モジュールから発振信号が入力されると容量C1、C2の他端は発振信号の変動に応じて電位が変動するため、発振モジュールからは容量C1、C2が負荷として見えない状態にされる。

【0024】

また、トランジスタ Q1, Q3 のエミッタはそれぞれ抵抗 R1, R5 および R2 を介して電源電圧端子 Vcc に接続されているため、Q1, Q3 にはコレクタ電流が流れない。そのため、このとき実施例の回路は発振動作せず、外部端子 P1 に入力された外部の発振モジュールからの発振信号を減衰させたり歪ませたりすることなくそのまま内部回路へ伝えることができる。

【0025】

このように本実施例に従うと、図 7 の回路に比べて外部端子の数は 1 つ増えるが、外部端子 P1 に水晶振動子と発振モジュールのいずれの部品を接続しても内部回路へ発振信号を与えることができる。また、外部端子 P2 は外部端子 P1 に接続する部品に応じて接地点に接続するかオープン状態にしておけばよいため、外付け素子を増やす必要もない。

【0026】

なお、本発明の発振回路を適用して好適な高周波 IC においては、一般に接地点に接続されるグランド端子が複数個設けられることが多いので、そのような半導体集積回路においては、複数のもととあるグランド端子のうち 1 つを前記外部端子 P2 として利用することによって実質的な外部端子数を増加させることがないという利点がある。

【0027】

また、図 1 の回路において、外部端子 P2 を設ける代わりに抵抗 R2 をスイッチ素子に置き換え、外部端子 P1 に水晶振動子を接続するときはこのスイッチ素子をオン状態にさせて容量 C2 の他端をチップ内で接地電位に固定させ、外部端子 P1 に発振モジュールを接続するときはこのスイッチ素子をオフ状態にさせて容量 C2 の他端を電位的にフローティングの状態にさせるようにしてもよい。

【0028】

そして、前記スイッチ素子のオン、オフ制御信号をチップ内部の適当なコントロールレジスタなどから与えるようにすれば、グランド端子を 1 つしか備えていない半導体集積回路においても全く外部端子数を増加させることなく、水晶振動子と発振モジュールのいずれの部品を接続しても内部回路へ発振信号を与えるこ

とができる回路を実現することができる。

【0029】

ただし、この場合には、スイッチ素子としてオン抵抗が 10Ω 以下のものを使用しないと発振回路として動作するときに十分な発振振幅を得ることができないので、MOSFETで構成する場合には比較的素子サイズ（ゲート幅）が大きくなってしまう。一方、前記スイッチ素子をオフ状態に設定して外部端子P1に接続した発振モジュールからの発振振号を入力する場合にはスイッチ素子のオフ抵抗を無限大にする必要があることから、このスイッチ素子としてバイポーラ・トランジスタを使用することはできない。従って、図1の実施例のように外部端子P2を設け電源電圧端子Vccとの間に抵抗R2を接続するのが最も現実的である。

【0030】

図2は、水晶振動子または発振モジュールのいずれも接続可能な本発明に係る発振回路の第2の実施例を示す。図2において、図1と同一の素子および端子には同一の符号を付して重複した説明は省略する。

【0031】

本実施例の回路には、図1の回路を構成する素子の他に、外部端子P1にベース端子が接続されたバイポーラ・トランジスタQ1、Q2のエミッタと接地点との間に抵抗R1、R5とそれぞれ直列に接続されたスイッチMOSFET Qs1、Qs2と、該MOSFET Qs1、Qs2のゲート端子に出力端子が接続されたインバータINVとが設けられている。このインバータINVの入力端子は抵抗R6を介して外部端子P2に接続されており、インバータINVによってスイッチMOSFET Qs1、Qs2がオン、オフ制御されるように構成されている。

【0032】

より具体的には、外部端子P2に接地電位が印加されるとインバータINVの出力がハイレベルにされて、スイッチMOSFET Qs1、Qs2がオン状態にされ、トランジスタQ1にバイアス電流が流されて回路はコルピッツ型発振回路として動作する。

【0033】

一方、外部端子P2がオープン状態にされると、インバータINVの出力がロウレベルにされてスイッチMOSFET Qs1, Qs2がオフ状態にされ、トランジスタQ1のバイアス電流が遮断されるため回路は発振動作せず、外部端子P1に入力されている信号をそのまま内部回路へ伝える。

【0034】

上記インバータINVの入力端子に接続されている抵抗R6は、外部端子P2がオープン状態にされ外部端子P1に外部の発振モジュールからの発振信号が入力される際に、容量C2の他端がハイインピーダンスとなり外部端子P1からインバータINVが見えないようにするための素子であり、比較的高い抵抗値を有するようにされる。これにより、外部の発振モジュールから外部端子P1に入力された発振信号をその特性を損なわずに内部回路へ伝えることができる。

【0035】

さらに、この第2の実施例においては、トランジスタQ1のエミッタ抵抗R1と並列に、直列形態の抵抗とスイッチMOSFETの組(R11, Q11)～(R1n, Q1n)が設けられ、MOSFET Q11～Q1nはレジスタREGの値によってオン／オフ状態が設定されるように構成されている。

【0036】

上記MOSFET Q11～Q1nのうちオン状態にされるものが多いほどトランジスタQ1のコレクタ電流が流れる電流パスが多くなり、抵抗R1の抵抗値を小さくしたのと同じ作用が得られる。市販されている水晶振動子にはさまざまな特性のものがあるため、本実施例のように抵抗R1の抵抗値を変えられるようにしておくことにより、使用する振動子に応じた抵抗値を設定することによって精度の高い発振振号を発生させることができる。抵抗R11～R1nは同一の値でも良いし、それぞれ異なる値例えば2のn乗の比となるように設定しても良い。

【0037】

なお、図2の実施例では、抵抗R1と並列に、直列形態の抵抗とスイッチMOSFETの組(R11, Q11)～(R1n, Q1n)が設けられ、MOSFE

T Q11～Q1nはレジスタREGの値によって直接オン／オフ状態が設定されるように構成されているが、図3に示すように、抵抗R1およびMOSFET Qs1と並列に、直列形態の抵抗とスイッチMOSFETの組(R11, Q11)～(R1n, Q1n)を設けるとともに、レジスタREGの各ビットの信号とインバータINVの出力信号との論理積をとるANDゲートG1～Gnを設けてその出力によってMOSFET Q11～Q1nをオンまたはオフ状態に設定するように構成しても良い。

【0038】

図3のANDゲートG1～GnはNANDゲートとインバータに置き換えても良い。また、図2の実施例と図3の実施例を組み合わせ、抵抗R1と並列に設けられた直列形態の抵抗とスイッチMOSFETの組と、抵抗R1およびMOSFET Qs1と並列に設けられた直列形態の抵抗とスイッチMOSFETの組を有する構成としても良い。

【0039】

図4は、水晶振動子または発振モジュールのいずれも接続可能な本発明に係る発振回路を基準発振回路として適用した通信用半導体集積回路（高周波IC）及びそれを用いたデュアルバンド方式の無線通信システムの構成例を示すブロック図である。

【0040】

図4において、100は信号電波の送受信アンテナ、110は送受信切替え用のスイッチ、120a～120cは受信信号から不要波を除去するSAWフィルタなどからなる高周波フィルタ、130は送信信号を増幅する高周波電力増幅回路（パワーアンプ）、200は受信信号を復調したり送信信号を変調したりする高周波IC、300は送信データをI, Q信号に変換したり高周波IC200を制御したりするベースバンド回路（LSI）である。高周波IC200は1つの半導体チップ上に半導体集積回路として構成される。

【0041】

符号260が付されているのが前記実施例で説明したような構成を有する発振回路で、この発振回路260は高周波IC200に内蔵されており、受信部で必

要とされる発振振号 ϕ_{RF} を生成する RF シンセサイザ 261 と送信部で必要とされる中間周波数の発振振号 ϕ_{IF} を生成する IF シンセサイザ 262 に対する基準周波数信号を ϕ_{ref} を生成する基準発振回路として利用されている。シンセサイザ 261 および 262 は、分周回路と位相比較回路とチャージポンプとループフィルタなどで構成され、VCO 250, 230 の発振信号が帰還されることでそれぞれ PLL ループを構成する。

【0042】

なお、基準周波数信号 ϕ_{ref} は周波数精度の高いことが要求されるため、基準発振回路 264 には外付けの水晶振動子もしくは発振モジュールが接続される。基準周波数信号 ϕ_{ref} としては、26 MHz あるいは 13 MHz のような周波数が選択される。かかる周波数の水晶振動子は比較的安価に手に入るからである。また、この発振回路 260 で生成された 26 MHz またはそれを分周した 13 MHz のような発振振号が、ベースバンド回路 300 に対して動作クロック信号 ϕ_s として供給されるように構成されている。

【0043】

特に制限されるものでないが、この実施例の高周波 IC 200 は、GSM 900 と PCS 1900 の 2 つの通信方式による信号の変復調が可能に構成されている。また、これに応じて、高周波フィルタは、GSM 系の周波数帯の受信信号を通過させるフィルタ 120a と、PCS 系の周波数帯の受信信号を通過させるフィルタ 120b とが設けられている。本実施例の高周波 IC 200 は、大きく分けると、受信系回路と、送信系回路と、それ以外の制御回路やクロック系回路などの送受信系に共通の回路からなる制御系回路とで構成される。

【0044】

受信系回路は、受信信号を増幅するロウノイズアンプ 210a, 210b と、高周波用発振回路 (RF VCO) 250 で生成された発振信号 ϕ_{RF} を分周しかつ互いに 90° 位相がずれた直交信号を生成する移相分周回路 211 と、ロウノイズアンプ 210a, 210b で増幅された受信信号に移相分周回路 211 で分周された直交信号を合成することで復調を行なうミキサからなる復調回路 212a, 212b と、復調された I, Q 信号をそれぞれ増幅してベースバンド回路 300

0 へ出力する高利得増幅部 2 1 3 など構成されている。

【 0 0 4 5 】

上記高利得増幅部 2 1 3 は、複数のロウパスフィルタと利得制御アンプとが交互に直列形態に接続され、最終段に利得が固定のアンプが接続された構成を有しており、I 信号と Q 信号をそれぞれ増幅してベースバンド回路 3 0 0 へ出力する。

【 0 0 4 6 】

送信系回路 T X C は、例えば 6 4 0 M H z のような中間周波数の発振信号 ϕ IF を生成する発振回路 (I F V C O) 2 3 0 と、該発振回路 2 3 0 で生成された発振信号 ϕ IF を 1 / 4 分周して 1 6 0 M H z のような信号を生成する分周回路 2 3 1 と、該分周回路 2 3 1 で分周された信号をさらに分周しかつ互いに 9 0 ° 位相がずれた直交信号を生成する移相分周回路 2 3 2 と、生成された直交信号に対してベースバンド回路 3 0 0 から供給される I 信号と Q 信号により変調をかける変調回路 2 3 3 a , 2 3 3 b と、変調された信号を合成する加算器 2 3 4 と、所定の周波数の送信信号 ϕ TX を発生する送信用発振回路 (T X V C O) 2 4 0 と、送信用発振回路 (T X V C O) 2 4 0 から出力される送信信号 ϕ TX をカプラ等で抽出したフィードバック信号と高周波用発振回路 (R F V C O) 2 5 0 で生成された発振信号 ϕ RF を分周した信号 ϕ RF' とを合成することでそれらの周波数差に相当する周波数の信号を生成するオフセットミキサ 2 3 6 と、該オフセットミキサ 2 3 6 の出力と前記加算器 2 3 4 で合成された信号 TXIF とを比較して位相差を検出する位相比較器 2 3 7 と、該位相比較器 2 3 7 の出力に応じた電圧を生成するループフィルタ 2 3 8 などから構成されている。ループフィルタ 2 3 8 を構成する抵抗および容量は、外付け素子として実施例の高周波 I C の外部端子に接続してもよい。

【 0 0 4 7 】

送信用発振回路 (T X V C O) 2 4 0 は、8 8 0 M H z のような G M S 系の送信信号を生成する発振回路 2 4 0 a と、1 9 1 0 M H z のような P C S 系の送信信号を生成する発振回路 2 4 0 b とからなる。このように発振回路を 2 つ設けているのは、送信用発振回路は、高周波用発振回路 2 5 0 や中間周波数の発振回路

2 3 0 に比べて周波数の可変範囲が広く 1 つの発振回路ですべてカバーできる回路を設計するのは容易でないためである。この実施例では、位相検出回路 2 3 7 と、ループフィルタ 2 3 8、送信用発振回路 (TX VCO) 2 4 0 a, 2 4 0 b およびオフセットミキサ 2 3 6 とによって周波数変換を行なう送信用 PLL 回路 (TX PLL) が構成されている。

【0 0 4 8】

また、この実施例の高周波 IC 2 0 0 のチップ上には、ベースバンド回路 3 0 0 から供給される制御信号ないしは制御データに応じてチップ全体を制御する制御回路 2 7 0 が設けられている。

【0 0 4 9】

図 4 において $1/2$, $1/4$ などの分数が付記されているブロックはそれぞれ分周回路、SW 1, SW 2, SW 3 は、GSM 方式に従った送受信を行なう GSM モードと PCS 方式に従った送受信を行なう PCS モードとで接続状態が切り替えられて、伝達される信号の分周比を選択するスイッチである。これらのスイッチ SW 1 ~ SW 3 は制御回路 2 7 0 からの信号によって制御される。

【0 0 5 0】

制御回路 2 7 0 は、前記スイッチ SW 1 ~ SW 3 の切替え制御のほか、ベースバンド回路 3 0 0 からの信号に基づいて、受信モード、送信モード、アイドルモード、ウォームアップモードなどの動作モードに応じた内部制御信号を生成して内部回路へ供給する。ベースバンド回路 3 0 0 はマイクロプロセッサなどから構成することができる。

【0 0 5 1】

本実施例のデュアルバンド方式の無線通信システムでは、例えばベースバンド回路 3 0 0 からの指令によって制御回路 2 7 0 が、送受信時に高周波用発振回路 2 5 0 の発振信号の周波数 ϕ_{RF} を使用するチャネルに応じて変更すると共に、GSM モードか PCS モードかに応じて前記スイッチ SW 2 を切り替えることで、オフセットミキサ 2 3 6 に供給される信号の周波数が変更されることによって送信周波数の切り替えが行なわれる。

【0 0 5 2】

本実施例では、中間周波用発振回路（I F V C O） 2 3 0 の発振周波数は G S M または P C S 方式のシステムでは、たとえば 6 4 0 M H z に設定され、これが分周回路 2 3 1 と位相分周回路 2 3 2 で $1/8$ に分周されて 8 0 M H z の搬送波（TXIF）が生成されて変調が行なわれる。

【 0 0 5 3 】

一方、高周波用発振回路（R F V C O） 2 5 0 の発振周波数は、受信モードと送信モードとで異なる値に設定される。高周波用発振回路（R F V C O） 2 5 0 の発振周波数 f_{RF} は、送信モードでは、G S M の場合例えば 3 8 4 0 M H z に、また P C S の場合例えば 3 9 8 0 M H z に設定され、これが分周回路で G S M の場合は $1/4$ に分周され、また P C S の場合は $1/2$ に分周されて $\phi_{RF'}$ としてオフセットミキサ 2 3 6 に供給される。

【 0 0 5 4 】

オフセットミキサ 2 3 6 では、この $\phi_{RF'}$ と送信用発振回路（T X V C O） 2 4 0 からの送信用発振信号 ϕ_{TX} の周波数の差（ $f_{RF'} - f_{TX}$ ）に相当する信号が出力され、この差信号の周波数が変調信号 TXIF の周波数と一致するように送信用 P L L（T X P L L）が動作する。言いかえると、T X V C O 2 4 0 は、R F V C O 2 5 0 からの発振信号 $\phi_{RF'}$ の周波数（ $f_{RF}/4$ ）と変調信号 TXIF の周波数（ f_{TX} ）の差に相当する周波数で発振するように制御される。

【 0 0 5 5 】

I F V C O 2 3 0、T X V C O 2 4 0 および R F V C O 2 5 0 は、それぞれ L C 共振回路を用いた差動型発振回路で構成され、可変容量素子としてバリキャップ・ダイオードを有しており、シンセサイザ 2 6 1、2 6 2 からの制御電圧によってこのバリキャップ・ダイオードの容量値が変化されることで、発振周波数が変化される。

【 0 0 5 6 】

図 5（A）には、図 4 の通信システムにおいて、発振回路 2 6 0 の外部端子 P 1 に発振モジュール M D L を接続して外部から発振信号を入力するようにした場合のシステム構成が、図 5（B）には、発振回路 2 6 0 の外部端子 P 1 に水晶振動子 X T A L を接続して内部の発振回路 2 6 0 で発振信号を生成するようにした場

合のシステム構成が示されている。

【0057】

一般的な発振モジュールMDLは、図6に示すように、2つの電源端子VCC、GNDと、発振出力端子OUTと、制御端子CONTが設けられており、制御端子CONTに印加される電圧Vcontに応じて発振周波数が制御可能にされている。

【0058】

図5(A)のシステムでは、ベースバンド回路300から発振モジュールMDLの制御端子CONTに周波数制御信号AFCが供給されるように構成されている。携帯電話機はユーザーが所有する個々の機器毎に発振モジュールの周波数にばらつきがあるので、ベースバンド回路300が基地局からの受信信号の周波数と高周波IC200からの基準クロック信号 ϕ_s の周波数を比較して基地局からの受信信号の周波数に一致させるような周波数制御信号AFCを生成して出力するように構成されており、この周波数制御信号AFCを発振モジュールMDLの制御端子CONTに入力してモジュールを制御するように構成されている。

【0059】

図5(B)のシステムでは、水晶振動子XTALと接地点との間に接続される図1の外付け容量C3として容量値が可変であるバリキャップ・ダイオードVCDを使用し、このバリキャップ・ダイオードVCDのカソード側端子にベースバンド回路300から周波数制御電圧AFCが印加されるように構成されている。これにより、高周波IC200の発振回路260により発生される発振振号(基準クロック信号 ϕ_s)の周波数を基地局との間の送受信信号の周波数に一致させるような制御が行なわれる。

【0060】

以上本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明はそれに限定されるものでない。例えば図1や図2の実施例の発振回路においては、バイポーラ・トランジスタが用いられているが、バイポーラ・トランジスタの代わりにMOSFETを用いるようにしてもよい。

【0061】

また、トランジスタ Q1 にバイアス電流を与えるハイアス回路も、直列形態の抵抗 R3-R4-トランジスタ Q3-抵抗 R5 と、前記抵抗 R3, R4 で分圧された電圧がベースに印加されたトランジスタ Q2 からなる実施例のような回路に限定されず、カレントミラー回路を利用した電流源やオペアンプなどを利用した電流源回路であっても良い。

【0062】

以上の説明では主として本発明者によってなされた発明をその背景となった利用分野である GSM と PCS の 2 つの通信方式による通信が可能な携帯電話機の無線通信システムに用いられる高周波 IC における基準発振回路に適用した場合について説明したが、本発明はそれに限定されるものでなく、3 つのバンド (GSM900, DCS1800, PCS1900) へも適用でき、精度の高い発振信号を必要とするシステムに用いられる発振回路一般に利用することができる。

【0063】

【発明の効果】

本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば下記のとおりである。

【0064】

すなわち、本発明に従うと、外付け部品点数や外部端子数を増加させたり、回路規模やチップ面積を増加させることなく、基準発振回路の外付け部品として振動子を用いるか発振モジュールを用いるかをユーザーが自由に選択することができる発振回路を内蔵した通信用半導体集積回路を実現することができる。また、これによって、部品点数が少なく小型化が可能な携帯電話機を実現することができる。

【図面の簡単な説明】

【図 1】

水晶振動子または発振モジュールのいずれも接続可能な本発明に係る発振回路の第 1 の実施例を示す回路図である。

【図 2】

水晶振動子または発振モジュールのいずれも接続可能な本発明に係る発振回路

の第 2 の実施例を示す回路図である。

【図 3】

第 2 の実施例の発振回路の変形例を示す回路図である。

【図 4】

水晶振動子または発振モジュールのいずれも接続可能な本発明に係る発振回路を基準発振回路として適用した通信用半導体集積回路（高周波 I C）及びそれを用いたデュアルバンド方式の無線通信システムの構成例を示すブロック図である。

【図 5】

（A）は図 4 の通信システムにおいて、発振回路の外部端子に発振モジュールを接続して外部から発振信号を入力するようにした場合のシステム構成図、（B）は、発振回路の外部端子に水晶振動子を接続して内部の発振回路で発振信号を生成するようにした場合のシステム構成図である。

【図 6】

実施例で用いられる発振モジュールの端子構成を示す説明図である。

【図 7】

従来 of 水晶振動子を使用した一般的なコルピッツ型発振回路の回路例を示す回路図である。

【図 8】

図 7 の発振回路の外部端子に発振モジュールを接続した場合を示す説明図である。

【図 9】

本発明に先立って検討した外部端子に振動子または発振モジュールのいずれも接続可能な発振回路の例を示す回路図である。

【図 1 0】

本発明に先立って検討した外部端子に振動子または発振モジュールのいずれも接続可能な他の発振回路の例を示す回路図である。

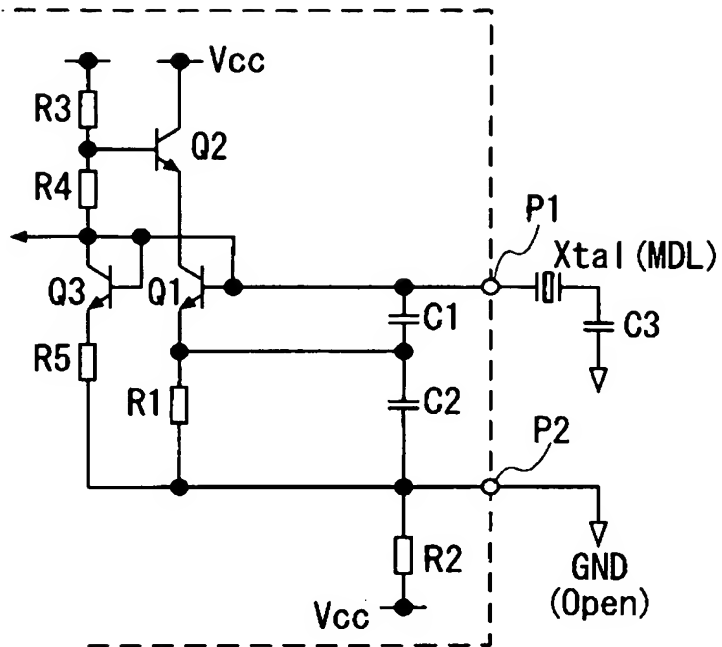
【符号の説明】

Xtal 水晶振動子

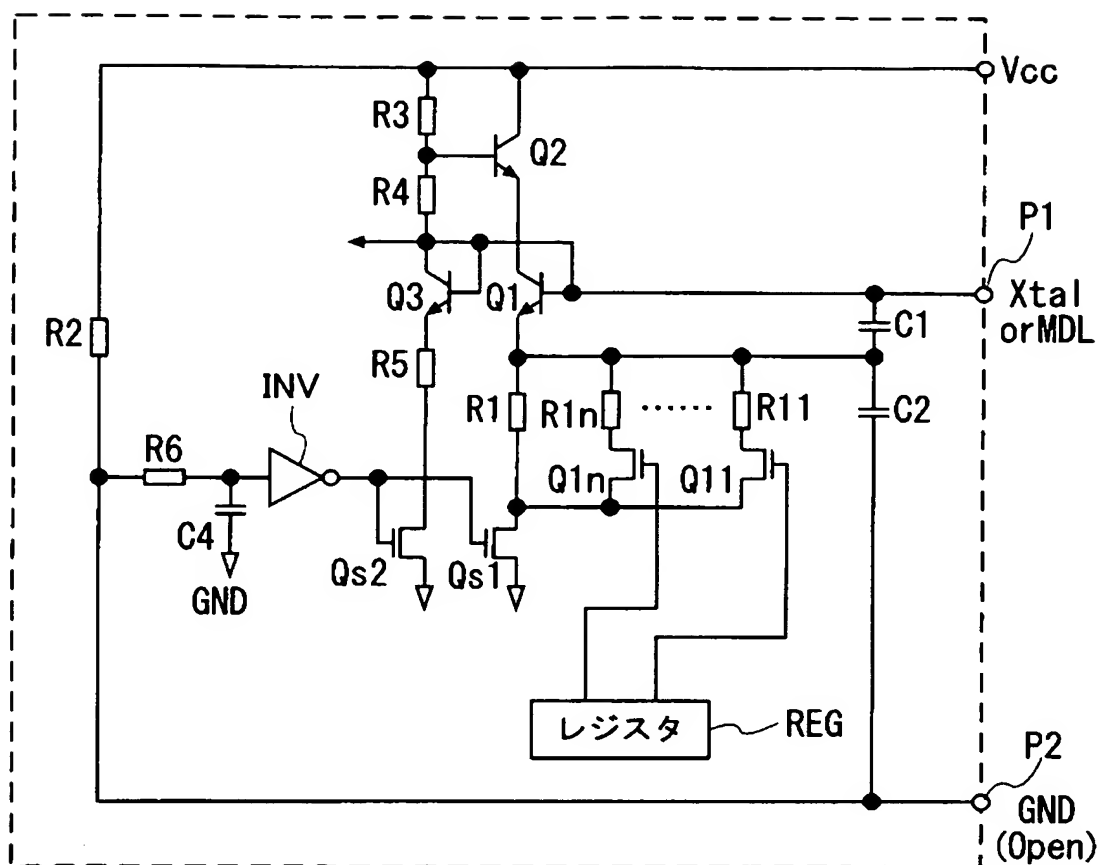
- MD L 発振モジュール
 - 1 0 0 送受信用アンテナ
 - 1 1 0 送受信切替え用のスイッチ
 - 1 2 0 a, 1 2 0 b 高周波フィルタ
 - 1 3 0 高周波電力増幅回路 (パワーアンプ)
 - 2 0 0 高周波 I C
 - 2 1 2 a, 2 1 2 b 復調用ミキサ
 - 2 1 3 高利得増幅部
 - 2 3 0 中間周波数発振回路 (I F V C O)
 - 2 3 8 送信用 P L L のループフィルタ
 - 2 3 3 a, 2 3 3 b 変調用ミキサ
 - 2 4 0 送信用発振回路 (T X V C O)
 - 2 5 0 高周波発振回路 (受信用 V C O, R F V C O)
 - 2 6 0 基準発振回路
 - 2 6 1 R F シンセサイザ
 - 2 6 2 I F シンセサイザ
 - 2 7 0 制御回路
- 3 0 0 ベースバンド回路

【書類名】 図面

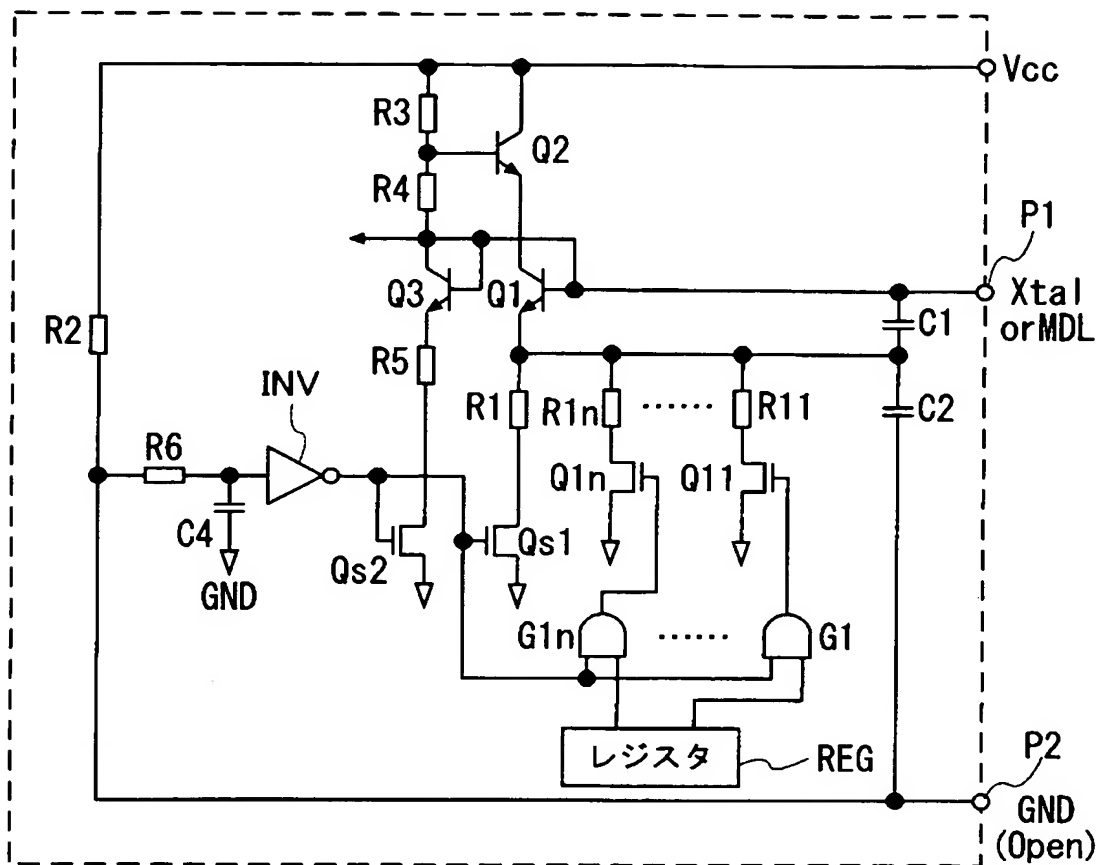
【図 1】



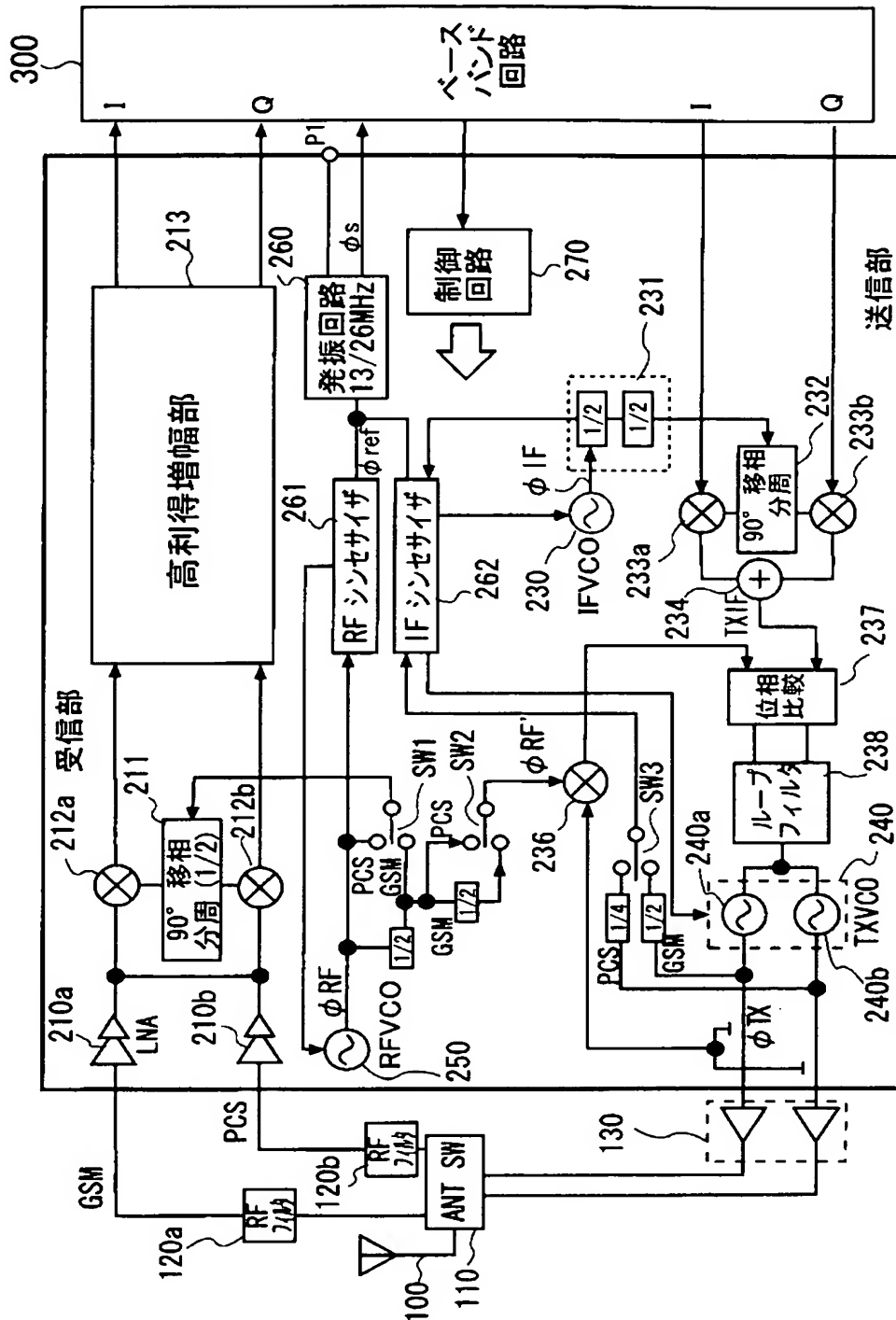
【圖 2】



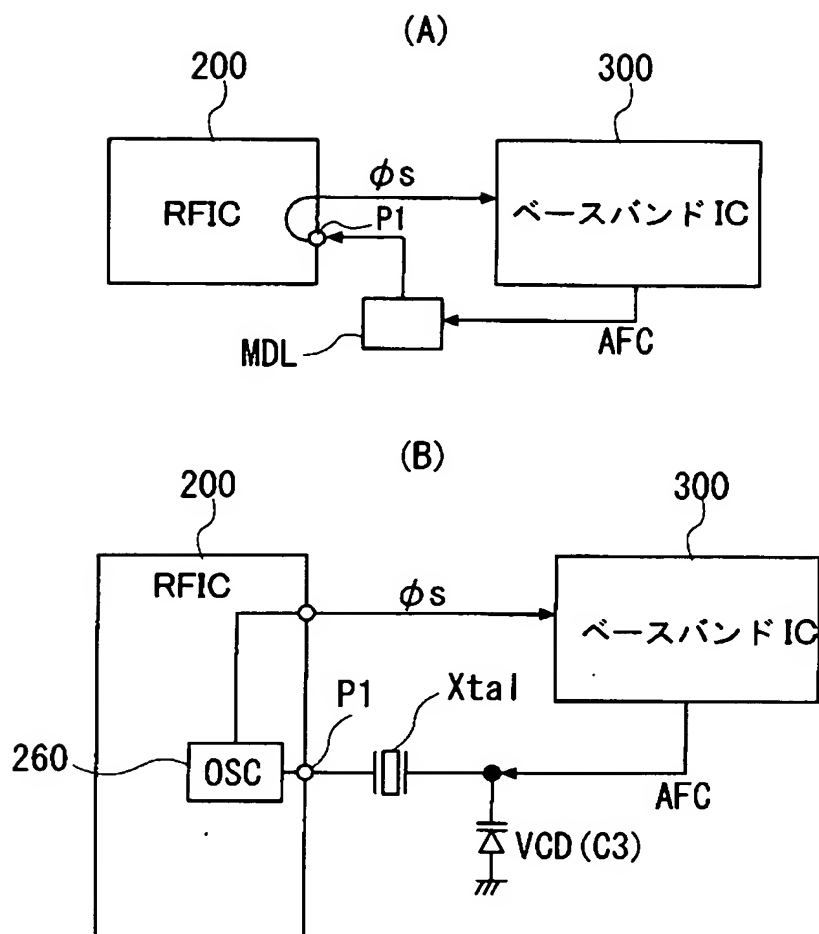
【図 3】



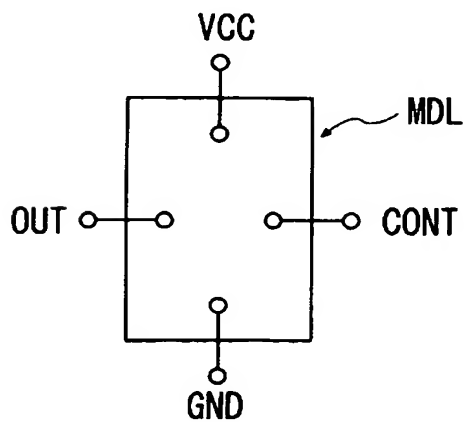
【図 4】



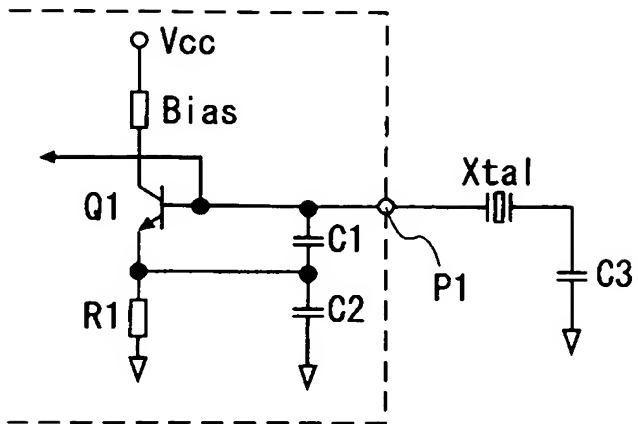
【図 5】



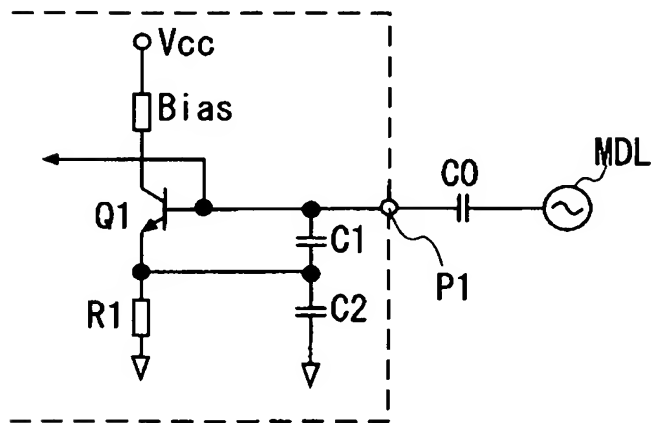
【図 6】



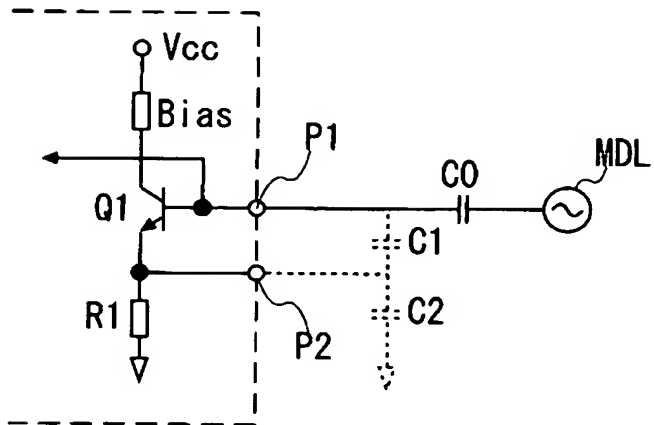
【図 7】



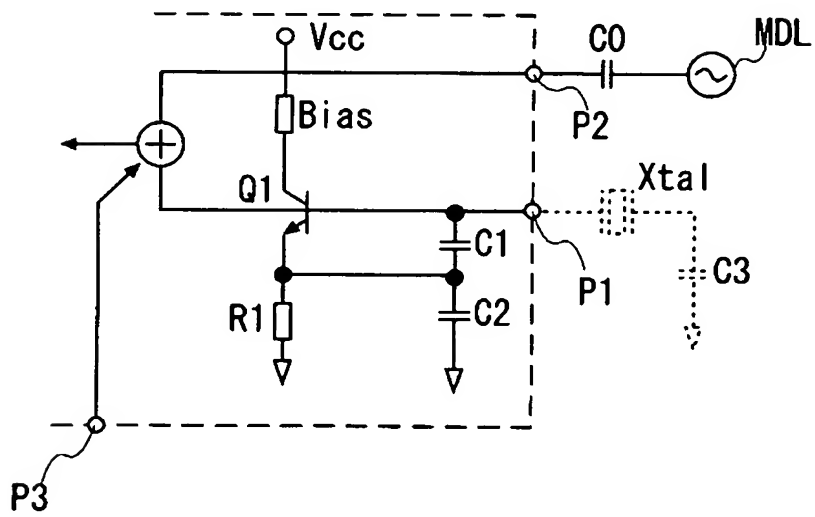
【図 8】



【図 9】



【図 10】



【書類名】 要約書

【要約】

【課題】 外付け部品点数や外部端子数を増加させることなく基準発振回路の外付け部品として振動子を用いるか発振モジュールを用いるかをユーザーが自由に選択することができる発振回路を内蔵した通信用半導体集積回路を提供する。

【解決手段】 発振回路に対応して2つの外部端子（P 1， P 2）を設け、一方の外部端子（P 1）には発振回路を構成するトランジスタ（Q 1）の制御端子（ベース端子）を接続し該トランジスタの出力の一部を制御端子に帰還させるような経路を設けて発振可能な構成となすとともに、他方の外部端子（P 2）は高抵抗値の抵抗素子（R 2）を介して電源電圧端子に接続し、前記2つの外部端子間には容量素子（C 1， C 2）を接続して、前記一方の外部端子に振動子が接続されるときは他方の外部端子を定電位に固定し、発振用電子部品（発振モジュール）が接続されるときは他方の外部端子を開放状態にさせるようにした。

【選択図】 図 1

認定・付加情報

特許出願の番号	特願 2 0 0 2 - 3 3 8 2 5 0		
受付番号	5 0 2 0 1 7 6 1 4 3 9		
書類名	特許願		
担当官	第七担当上席	0 0 9 6	
作成日	平成 1 4 年 1 1 月 2 2 日		

< 認定情報・付加情報 >

【提出日】	平成14年11月21日
-------	-------------

次頁無

【書類名】 出願人名義変更届（一般承継）

【あて先】 特許庁長官 殿

【事件の表示】

【出願番号】 特願2002-338250

【承継人】

【識別番号】 503121103

【氏名又は名称】 株式会社ルネサステクノロジ

【承継人代理人】

【識別番号】 100085811

【弁理士】

【氏名又は名称】 大日方 富雄

【提出物件の目録】

【包括委任状番号】 0308733

【物件名】 承継人であることを証明する登記簿謄本 1

【援用の表示】 特許第 3 1 5 4 5 4 2 号 平成 1 5 年 4 月 1 1 日付け
提出の会社分割による特許権移転登録申請書 を援用
する

【物件名】 権利の承継を証明する承継証明書 1

【援用の表示】 特願平 3 - 1 0 8 7 1 2 号 同日提出の出願人
名義変更届（一般承継）を援用する

【プルーフの要否】 要

認定・付加情報

特許出願の番号	特願 2 0 0 2 - 3 3 8 2 5 0
受付番号	5 0 3 0 1 2 3 2 4 4 7
書類名	出願人名義変更届（一般承継）
担当官	小野寺 光子 1 7 2 . 1
作成日	平成 1 5 年 9 月 2 日

< 認定情報・付加情報 >

【提出日】 平成 15 年 7 月 25 日

特願 2 0 0 2 - 3 3 8 2 5 0

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 5 1 0 8]

1. 変更年月日

1 9 9 0 年 8 月 3 1 日

[変更理由]

新規登録

住 所

東京都千代田区神田駿河台 4 丁目 6 番地

氏 名

株式会社日立製作所

特願 2 0 0 2 - 3 3 8 2 5 0

出 願 人 履 歴 情 報

識別番号

[5 0 3 1 2 1 1 0 3]

1. 変更年月日

2 0 0 3 年 4 月 1 日

[変更理由]

新規登録

住 所

東京都千代田区丸の内二丁目 4 番 1 号

氏 名

株式会社ルネサステクノロジ